PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-153782

(43)Date of publication of application : 18.06.1993

(51)Int.Cl. H02M 7/48
H02M 3/28

(21)Application number : 03-309501

(22)Date of filing : 26.11.1991

(71)Applicant : FUJI ELECTRIC CO LTD

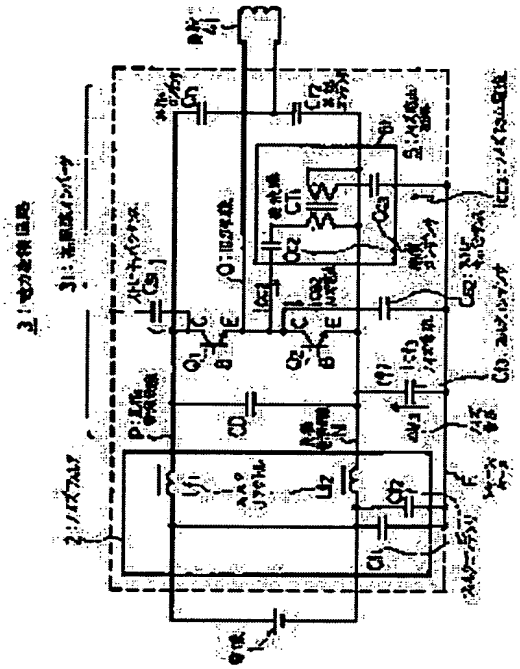
(72)Inventor : NOMURA TOSHIHIRO

(54) NOISE PREVENTIVE DEVICE

(57)Abstract:

PURPOSE: To reduce a noise voltage to an allowable value or less even if a small noise filter is used by adding a noise preventive circuit for canceling a noise current flowing to a parasitic capacitance between a power converter circuit and a metal case.

CONSTITUTION: In a noise preventive circuit 5, a compensating capacitor CC2 and a primary winding of a current transformer CT1 are connected in series between an output bus O and a power supply bus N, a current iCC2 responsive to a variation in an output voltage flows, and a noise preventing current iCC3 flows to a secondary side of the transformer CT1 through a compensating capacitor CC3 in a direction from a metal case E to the bus N. Here, the capacities of the capacitors CC2, CC3 and a current ratio of the transformer CT1 are suitably selected. A noise current iCS2 and the current iCC3 are substantially equalized to reduce a noise current cf3 flowing to a filter capacitor Cf3, thereby decreasing a noise voltage ΔV3. A noise filter 2 can be reduced in size by adding the circuit 5.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]
[Claim 1] The noise arrester characterized by generating through a noise prevention current generating means by which the noise current and magnitude which are produced in the SUTORE capacitance between the metal casing which holds or holds a power converter, and the part from which the potential to said case in this power converter changes steeply established the noise prevention current of an opposite phase independently in the power inverter circuit almost equally, and making it pass in said case.
[Claim 2] It is the noise arrester characterized by equipping said noise prevention current generating means with a capacitor and a current transformer in a noise arrester according to claim 1.
[Claim 3] It is the noise arrester characterized by said noise prevention current generating means being constituted by transformer loess in a noise arrester according to claim 1 using electronic circuitries, such as an operation widening machine.
[Claim 4] It is the noise arrester characterized by being what magnitude carries out the package superposition of the noise prevention current of an opposite phase almost equally, respectively with each noise current which produces said noise prevention current generating means in said SUTORE capacitance of two or more places in claim 1 thru/or a noise arrester according to claim 3, and passed in said case.

[Translation done.]

* NOTICES *

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[Industrial Application] This invention relates to the equipment which reduces the noise which the power converter using switching of a transistor etc., for example, the transistor inverter for motor adjustable speed, switching power supply, RF induction, a dielectric heating power source, etc. generate inside own. In addition, in each drawing, the same sign shows the same or a considerable part below.
[0002]
[Description of the Prior Art] Drawing 6 is the block diagram of the conventional power inverter circuit. With this drawing 6 , a Prior art is explained using drawing 2 (a) described below below. For 1, as for a noise filter and 31, in drawing 6 , DC power supply and 2 are [the high frequency inverter as a power inverter circuit 3 and 41] loads. Moreover, similarly the filter reactor with which Lf1 and Lf2 constitute a noise filter 2, and Cf1 and Cf2 are filter capacitors. Moreover, they are a transistor as a switching element, and the resonant capacitor with which a power-source smoothing capacitor, and Q1 and Q2 constitute Cr1, and, as for CD, Cr2 constitute a load 41 and a resonance circuit in the high frequency inverter 31.
[0003] Moreover, E is the metaled chassis or the metaled case where a noise filter 2 and a power inverter circuit 31, or its component is attached or held, also electrically it is combined mutually and this chassis and a case form the gland to said circuits 2 and 31. Cs1 and Cs2 are the SUTORE capacitance in this chassis, and Case E and a power inverter circuit 31 (parasitic capacitance) formed especially between the collectors of transistors Q1 and Q2, respectively. Moreover, Cf(s)3 are a chassis and the filter capacitor attached between Case E and the negative-electrode power-source bus-bar N.
[0004] Next, in the case of this invention [the former and], drawing 2 compares and shows the wave of the important section of drawing 6 of operation. Drawing 2 (a) shows the conventional wave of operation. In this drawing 2 (a), VQ2 of the output voltage of a transistor Q2, and ics2 and icf3 is [the SUTORE capacitance Cs 2, the noise current as a current of a filter capacitor Cf3, and deltaV3] the noise electrical potential differences as a both-ends electrical potential difference of a filter capacitor Cf3, respectively.
[0005] By the way, in a high frequency inverter as shown, for example in drawing 6 , changing into the output of the alternating current including a steep potential change like the output voltage VQ2 which shows the direct current voltage of hundreds V of a power source 1 by drawing 2 (a) is performed. In this example, when transistors Q1 and Q2 turn on, turn off namely, switch by turns, the ac output has been obtained. Moreover, it will insulate in a large area to parts for the metal structured division, such as a cooling fin, and a chassis, Case E, for heat dissipation, transistors Q1 and Q2 will be contacted densely, and the SUTORE capacitance (parasitic capacitance) Cs1 and Cs2 of dozens - 100pF of numbers (picofarad) will be especially made between the collector (C) section of transistors Q1 and Q2, and Case E. The SUTORE capacitance Cs 1 produced in the collector of Q1 exists between the positive-electrode power-source bus-bar P and Case E, and a problem seldom becomes.
[0006] Since the SUTORE capacitance Cs 2 is between the output bus-bar O and Case E to it, the big noise current ics2 will flow by sudden change of the electrical potential difference VQ2 as shown in drawing 2 (a). Since the electrical potential difference which is mostly equivalent to the reaction of VQ2 will occur between Case E and the power-source bus-bar N if this is left, a filter capacitor Cf3 is attached, and this electrical potential difference (noise electrical potential difference) is reduced single or more figures, as shown in deltaV3 (Vcf3). deltaV3 is expressed like a degree type here.
Although size, then deltaV3 could make small the value of deltaV3**VQ2xCs2/Cf3, therefore a filter capacitor Cf3, since there was a limitation, the big LC filter which is shown with a noise filter 2 in addition to a filter capacitor Cf3 had been prepared conventionally.
[0007]
[Problem(s) to be Solved by the Invention] Since there was only a method of using a filter capacitor Cf3 and noise filter 2 grade conventionally in order to have negated the noise electrical potential difference produced between a power-source bus-bar and Case E with the SUTORE capacitance Cs 2 produced between a power inverter circuit and Case E as mentioned above, in order to dedicate the noise electrical potential difference deltaV3 in an allowed value (level which does not have actual harm in a legal-restrictions value or radio), big components, especially a noise filter 2 were required. Then, this invention makes it a technical problem to offer the noise arrester which can dedicate the noise electrical potential difference deltaV3 in an allowed value using the small noise filter 2.
[0008]
[Means for Solving the Problem] In order to solve the aforementioned technical problem, the noise arrester of claim 1 The metal casing which holds or holds power converters (3 etc.) (E etc.), The noise currents (ics2 etc.) and magnitude which the potential to said case in this power converter produces in the SUTORE capacitance (Cs2 etc.) between the parts (collector of a transistor Q2 etc.) which change steeply almost equally the noise prevention currents (icc3 etc.) of an opposite phase Generate through the noise prevention current generating means independently established in the power inverter circuit, and it is made to pass in said case, and is [0009]. In the noise arrester of claim 2, said noise prevention current generating means was equipped with capacitors (Cc2, Cc3, etc.) and current transformers (CT1 etc.) in the noise arrester according to claim 1 (noise prevention circuits 51 and 52 etc.).
[0010] In a noise arrester according to claim 1, said noise prevention current generating means is constituted from a noise arrester of claim 3 by transformer loess using electronic circuitries, such as operation widening machines (OP1, OP2, etc.), (noise prevention circuits 54 and 55 etc.).
[0011] In the noise arrester of claim 4, in claim 1 thru/or a noise arrester according to claim 3, magnitude carries out the package superposition of the noise prevention current of an opposite phase almost equally, respectively with each noise current produced in said SUTORE capacitance (Cs2, Cs4, Cs6, etc.) of two or more places, and said noise prevention current generating means passes it in said case (noise prevention circuit 53 etc.).
[0012]

[Function] Although the noise current which flows in the parasitic capacitance Cs2 grade produced between a power inverter circuit, and a case and Chassis E does not have a method of a stop unless Cs2 grade is removed, if this noise current flows out of a certain part of that power inverter circuit into particular parts, such as a chassis and a case, and it is made for the same current as that noise current to flow into that power inverter circuit part from said particular parts, such as a chassis and a case, a noise current will be negated effectually. So, in this invention, the circuit which negates the noise current which flows in the above-mentioned parasitic capacitance Cs2 grade is added.

[0013]

[Example] Drawing 1 shows the example which applied the noise prevention circuit 51 by this invention to the high-frequency transistor inverter 31 for induction heating, and drawing 2 (b) shows the wave of the important section at the time of this invention operation of drawing 1 (at that is, the time of addition of the noise prevention circuit 51) of operation. In addition, drawing 2 (a) is a wave of operation before this invention operation of drawing 1 , as mentioned above. In drawing 1 , big smoothing capacitor CD which absorbs the ripple current between the positive-electrode bus-bar P of DC power supply 1 and the negative-electrode bus-bar N is connected, and switching transistors Q1 and Q2 are connected to N from Bus-bar P at the serial. The midpoint of transistors Q1 and Q2 serves as the output bus-bar O, and obtains alternating current output voltage like VQ2 shown in the upper case of drawing 2 (a) in turning on and turning off Q1 and Q2 by turns. The output section O is connected through the load 41 at the middle point of resonant capacitors Cr1 and Cr2. These capacitors Cr1 and Cr2 are connected to N from P at the serial.

[0014] Thus, if the parasitism capacitor Cs 2 is between the collector (c) of the switching transistor Q2 of the high frequency inverter which is connected and operates, and a chassis and Case E In the former shown in drawing 6 , as mentioned above, a noise current ics2 like the middle of drawing 2 (a) flows towards ** mark, and the noise electrical potential difference deltaV3 shown between Case E and Bus-bar N at the drawing 2 (a) lower berth occurs influenced by the noise current icf3 and filter capacitor Cf3 which are shown by (**) mark. In order to hold down this noise electrical potential difference deltaV3 to below a predetermined allowed value, noise filter 2 grade is required.

[0015] By the way, the noise prevention circuit 5 based on this invention (51) becomes the primary coil of a current transformer CT 1 and this current transformer, and a secondary coil from the connection **** compensating capacitors Cc2 and Cc3 at a serial, respectively, this series circuit by the side of [a current transformer CT 1] primary is connected with the collector of a transistor Q2 between the power-source bus-bars N, and, similarly the series circuit of the secondary of a current transformer CT 1 is connected with the power-source bus-bar N between Cases E. Since compensating capacitor Cc2 and the primary coil of a current transformer CT 1 will be connected to a serial among Bus-bars O and N if such a noise prevention circuit 51 is added, The current icc 2 shown by -> mark according to change of output voltage VQ2 flows, and the current (it is called a noise prevention current) icc 3 which negates the noise current shown in the direction of Case E to the bus-bar N by ** arrow head flows like the upper case of drawing 2 (b) through compensating capacitor Cc3 from the secondary of a current transformer CT 1.

[0016] As the current icf3 which flows to a filter capacitor Cf3 as the noise prevention current icc 3 of the noise current ics2 of ** mark and ** mark becomes almost equal when the ratio of current transformation K of the capacity of compensating capacitors Cc2 and Cc3 and a current transformer CT 1 is chosen proper, and shown in the middle of drawing 2 (b) is offset, it can consider as a value small single or more figures and it is shown in the lower berth of drawing 2 (b), the noise electrical potential difference deltaV3 can be reduced remarkably.

[0017] In addition, the value of capacitors Cc2 and Cc3 is decided as follows practical about. That is, if 3<=0.1 micro F of Cc2xK**Cs2 <<Cc3**Cf(s) K= 2, for example, ratio of current transformation, and 2= 200pF of Cs, Cc2=Cs2 / K= 200pF / 2=100pFCc3 will be enough set to 2000-10000pF from 2= 200pF of Cs as a size. And the value of this Cc3 serves as a value of a filter capacitor Cf3, and an abbreviation equal. The power treated in this noise prevention circuit 51 can process the number VA only of noise components, and can be [small] easy to constitute it with the components of a **** small light weight from a high frequency inverter which operates by dozens of kHz, several 100V, and several kW.

[0018] moreover, several [which has the energization capacity of dozens A in the filter reactor of Lf1 and Lf2 when not attaching the noise prevention circuit 51 about a noise filter 2, either] -- the big components of KVA -- required -- several -- although it is called the inductance of mH and becomes the big thing which has the weight of a number hectogram, this noise filter 2 can be remarkably miniaturized by the attachment of the noise prevention circuit 51.

[0019] Drawing 3 shows the configuration of the power inverter circuit as the 2nd example of this invention, and this drawing shows the case where the effect of the SUTORE capacitance Cs 2 of the collector (C) section of the switching transistor Q2 of DC-DC converter 32 of 1 stone type as a power inverter circuit 3 is removed using the noise prevention circuit 5 (52). Thereby, a noise filter 2 can be made small. Thus, this invention is applicable to the power converter which completely carries out another actuation similarly.

[0020] Drawing 4 shows the configuration of the noise prevention circuit as the 3rd example of this invention. That is, what constituted the noise prevention circuit 5 from a passive component of a capacitor and a current transformer consists of drawing 1 and drawing 3 in transformer loess at drawing 4 using active parts, such as an operational amplifier. The operation widening machine OP1 generates the output current icc 3 (** mark) proportional to an input current icc 2 (-> mark) here in the noise prevention circuit 5 (54) of drawing 4 (a). Moreover, the operational amplifier OP2 constitutes the simple current inverter circuit from a noise prevention circuit 5 (55) of drawing 4 (b) using three capacitors C and one resistance R. Actuation with almost same drawing 4 (a) and (b) is obtained, and, otherwise, various circuits are considered.

[0021] Drawing 5 shows the configuration of the power inverter circuit as the 4th example of this invention, and this drawing applies the noise prevention circuit 5 (53) to the inverter 3 of the three phase output as a power inverter circuit (33). In this case, since the switching transistor connected to the negative-electrode power-source bus-bar N becomes three pieces, Q2, Q4, and Q6, if a total of three collectors of the part Q2, Q4, and Q6 which the potential in question changes suddenly and moreover has SUTORE capacitance, i.e., the above-mentioned transistors, is put in another way, the SUTORE capacitance in question exists with Cs2, Cs4, and three Cs 6.

[0022] a noise prevention circuit 51 like drawing 1 as a noise prevention circuit in this case -- the SUTORE capacitance Cs2, Cs4, and Cs6 -- although you may prepare in a total of three each, here shows the example which carried out ****** processing of the effect of the SUTORE capacitance of three places using the noise prevention circuit 53. Namely, in drawing 5 , compensating capacitors Cc2, Cc4, and Cc6 are connected between the terminal of the primary coil top of a current transformer CT 1, and each collector of transistors Q2, Q4, and Q6. He is trying to pass the noise prevention current icc 3 (****** mark) which superimposed the current of these three compensating capacitors on the primary coil of a current transformer CT 1, and reversed the phase of this superimposed current from the secondary coil of a sink and a current transformer CT 1 in Case E. Thereby, it is small or a noise filter 2 can be lost. Thus, ****** denial ****** can do the noise current of the separate multipoint of the switching transistor which carries out another actuation.

[0023]

[Effect of the Invention] Although the SUTORE capacitance between a solid state switch and a metal cooling object (therefore, case

furnished with this cooling object) ca[redacted]e lost, since the noise prevention circuit which passes [redacted]oise prevention current which sets an aim to the noise current which flows to this SUTORE capacitance, and negates this was added according to this invention, the effect of SUTORE capacitance can be negated by the noise prevention circuit which consists of combination of a small capacitor and CT. It can be referred to as still smaller ic (semiconductor integrated circuit) by furthermore constituting a noise prevention circuit from electronic circuitries, such as an operational amplifier, in transformer loess. Moreover, it is also possible to constitute so that ****** processing of the effect of the SUTORE capacitance of the transistor which carries out two or more another actuation as drawing 5 described as a noise prevention circuit may be carried out. According to such effectiveness, the big noise filter 2 can be transposed to an abbreviation or the small thing of capacity.

[Translation done.]

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]
[Drawing 1] The block diagram of the power inverter circuit as the 1st example of this invention
[Drawing 2] Drawing comparing and showing the important section actuation wave of the back before application of this invention of drawing 1
[Drawing 3] The block diagram of the power inverter circuit as the 2nd example of this invention
[Drawing 4] The block diagram of the noise prevention circuit as the 3rd example of this invention
[Drawing 5] The block diagram of the power inverter circuit as the 4th example of this invention
[Drawing 6] The block diagram of the conventional power converter
[Description of Notations]
1 Power Source
P Positive-electrode power-source bus-bar
N Negative-electrode power-source bus-bar
E A chassis, a case
2 Noise Filter
Cf3 Filter capacitor
3 (31, 32, 33) Power inverter circuit
31 High Frequency Inverter
32 DC-DC Converter
33 Three-Phase-Circuit Inverter
Q1 Switching transistor
Q2 Switching transistor
Q3 Switching transistor
Q4 Switching transistor
Q5 Switching transistor
Q6 Switching transistor
Cs2 SUTORE capacitance
Cs4 SUTORE capacitance
Cs6 SUTORE capacitance
41 Load
42 Load
43 Load
5 (51-55) Noise prevention circuit
Cc2 Compensating capacitor
Cc3 Compensating capacitor
Cc4 Compensating capacitor
Cc6 Compensating capacitor
OP1 Operation widening machine
OP2 Operation widening machine

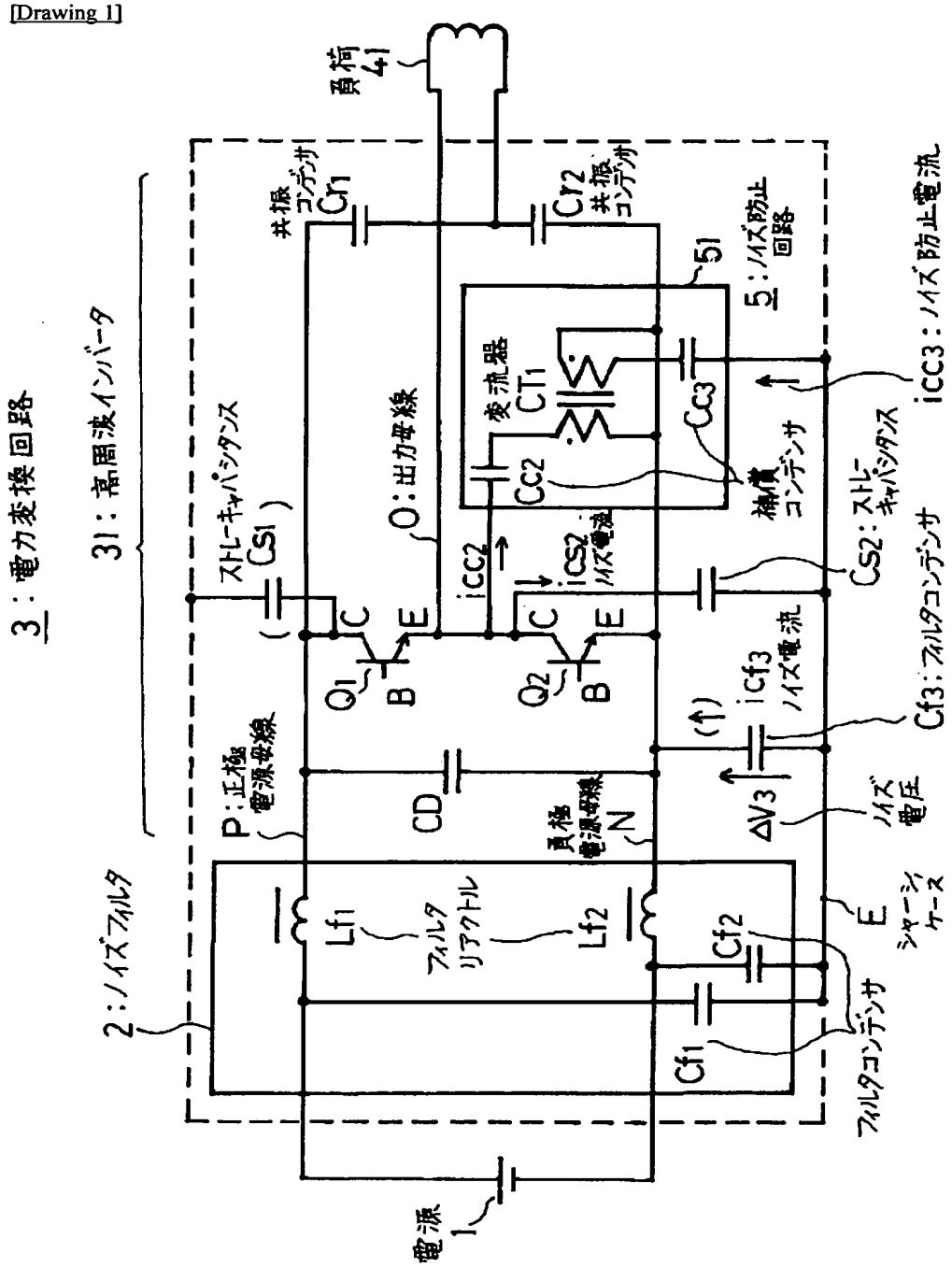
[Translation done.]

* NOTICES *

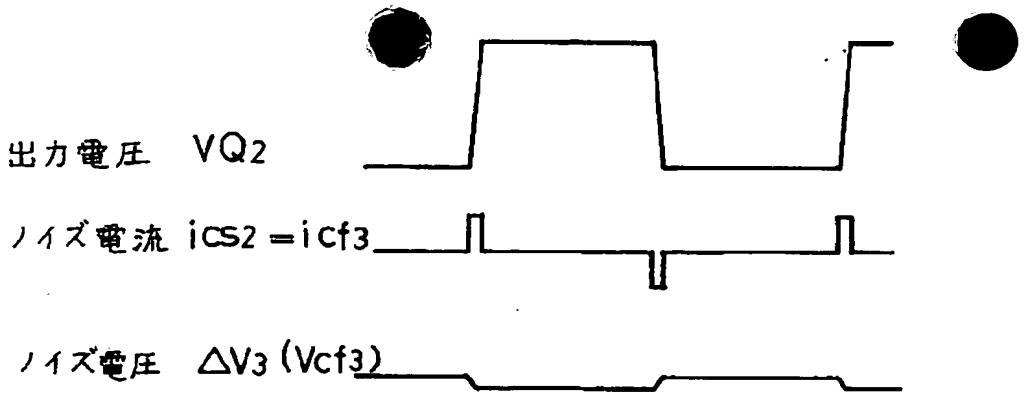
1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DRAWINGS

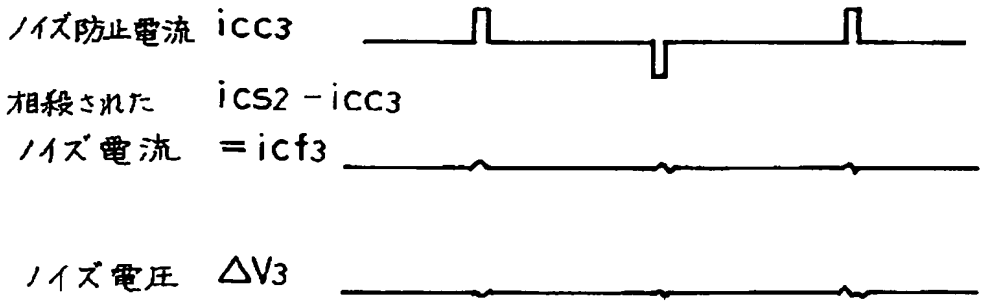
[Drawing 1]



[Drawing 2]

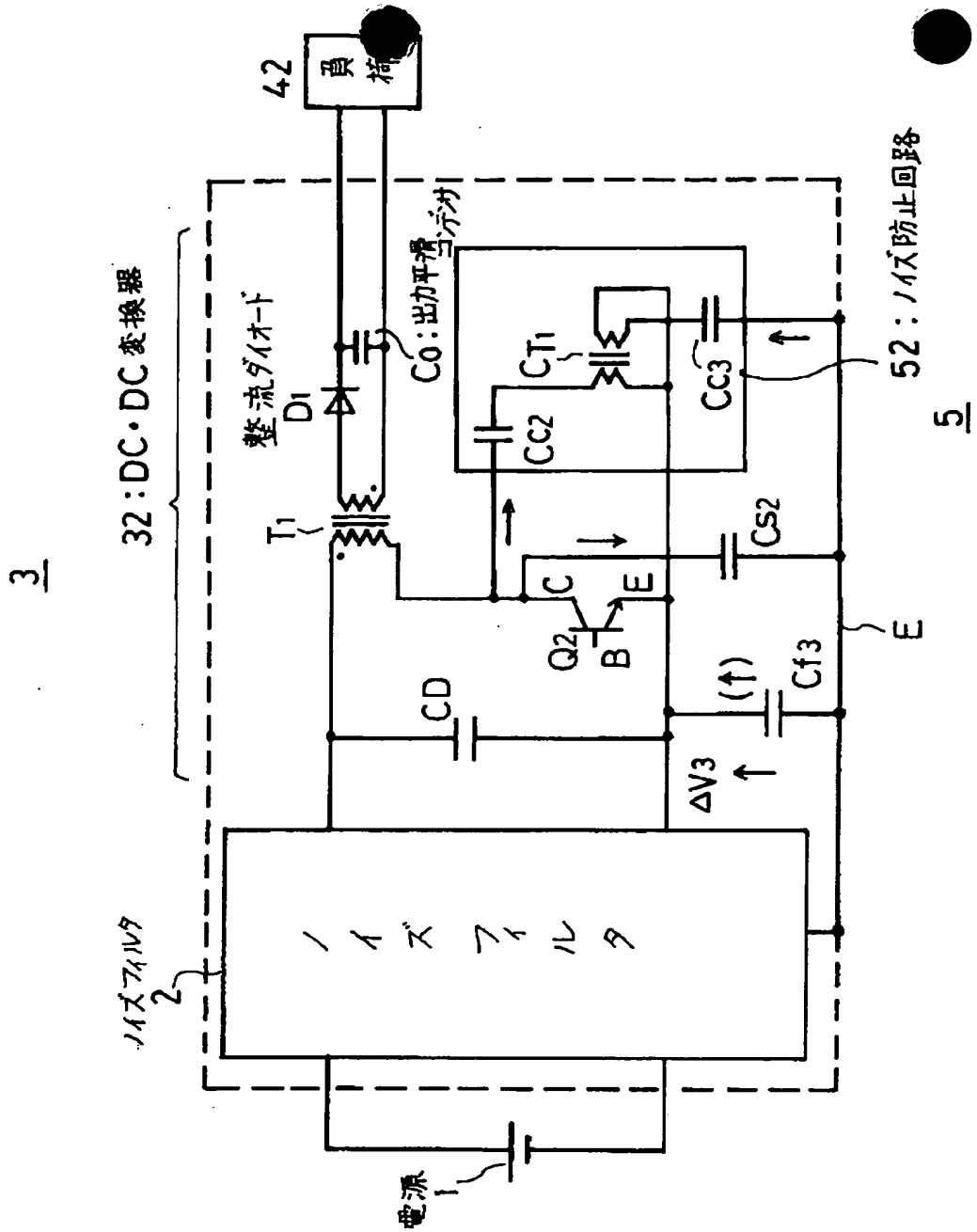


(a) (従来)

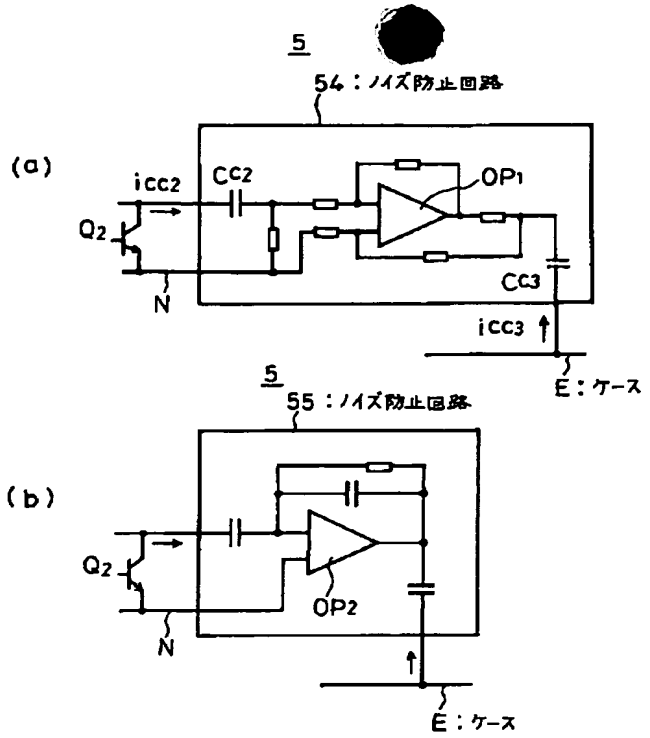


(b) (ノイズ防止回路有)

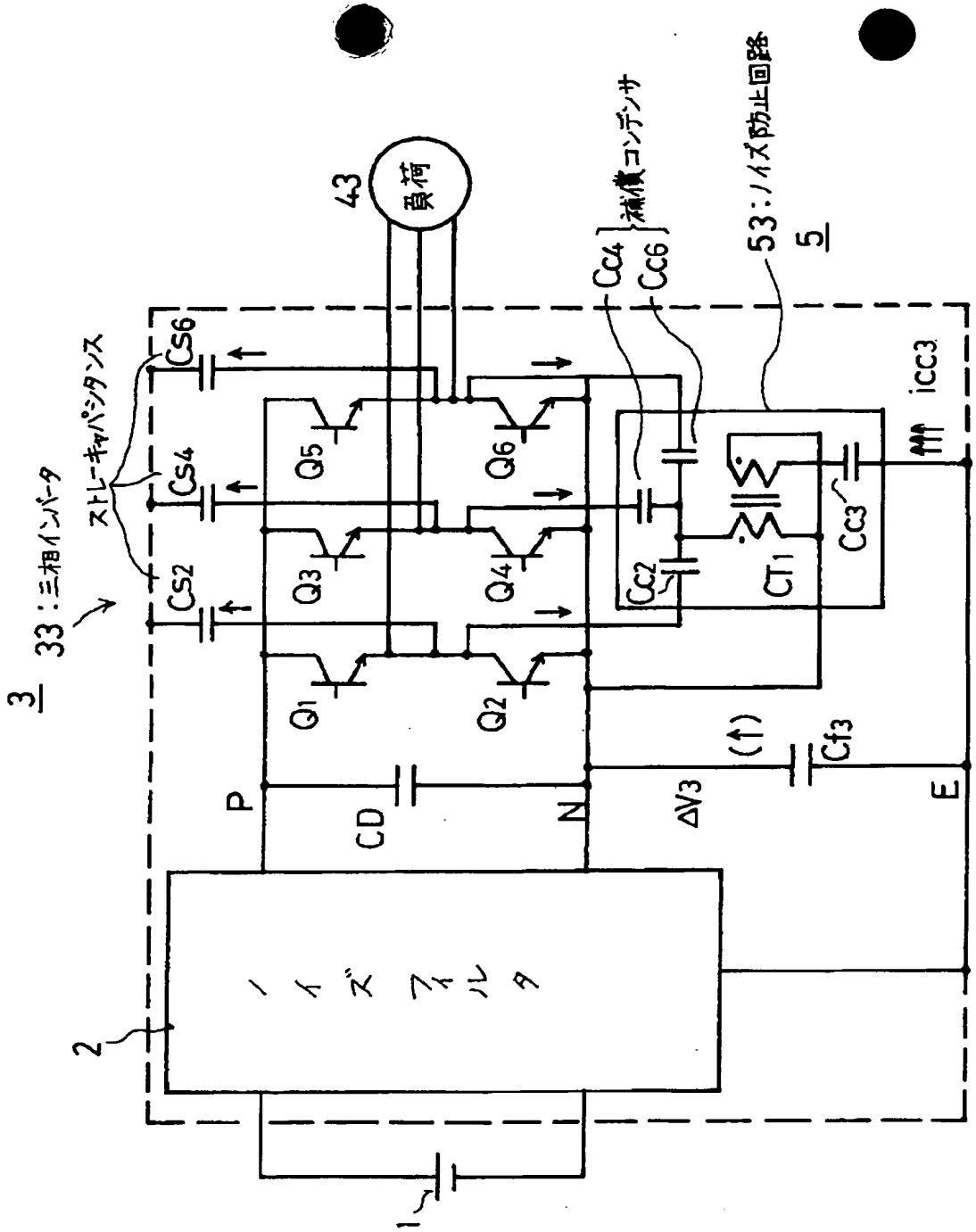
[Drawing 3]


42
負荷
3
32：DC・DC変換器
整流ダイオード
D1
T1
C0：出力平滑コンデンサ
CT1
CC2
CC3
52：ノイズ防止回路
5
Cs2
C
E
Q2
B
CD
(↑)
Cf3
ΔV3
E
ノイズフィルタ
2
ノイズフィルタ
電源
1

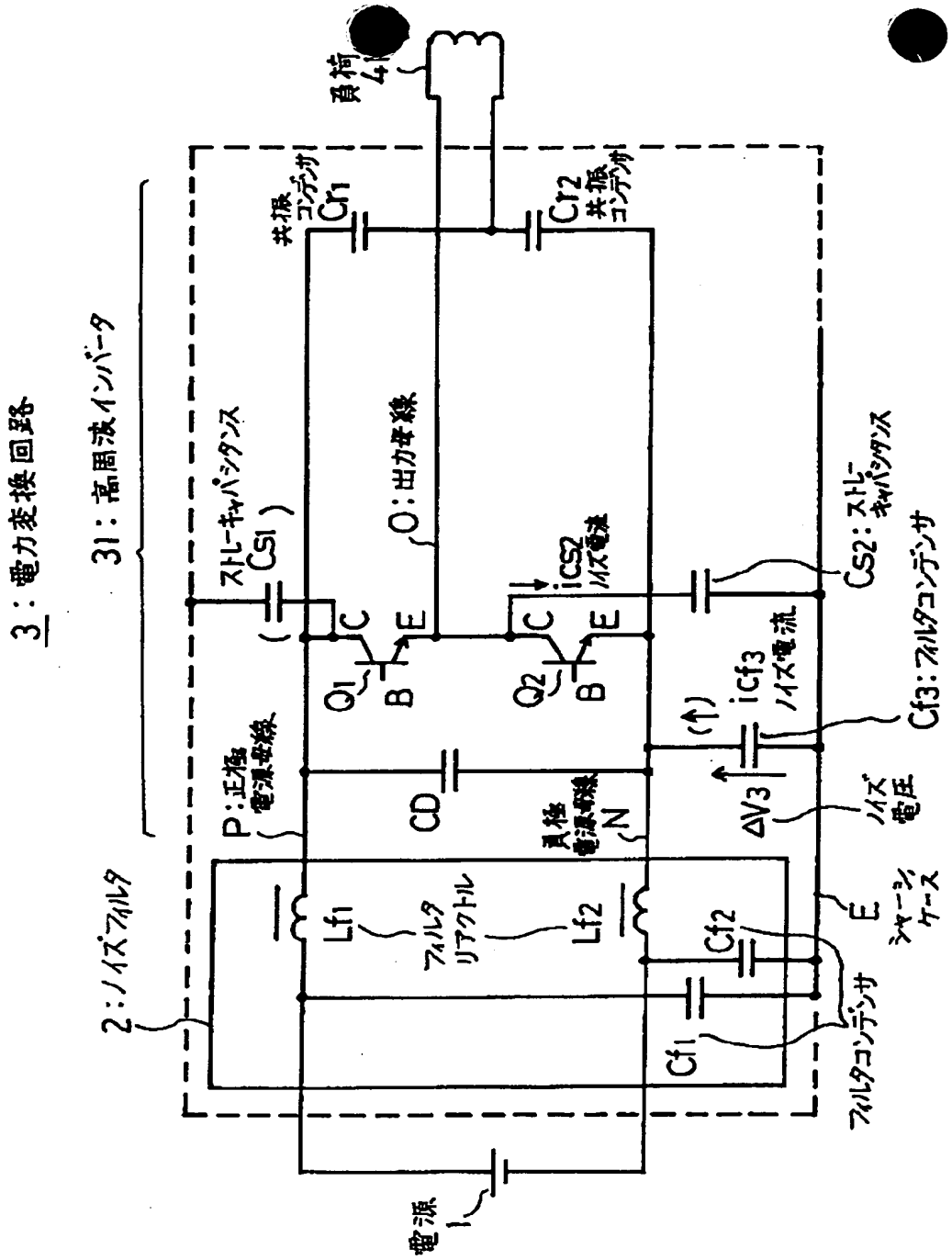
[Drawing 4]


5
54：ノイズ防止回路
(a)
icc2
Cc2
OP1
Q2
Cc3
N
icc3
E：ケース
5
55：ノイズ防止回路
(b)
Q2
OP2
N
E：ケース

[Drawing 5]


43
負荷
Cc4
Cc6
補償コンデンサ
53：ノイズ防止回路
5
Cs6
Cs4
Cs2
ストレーキャパシタンス
33：三相インバータ
3
Q5
Q6
Q3
Q4
Q1
Q2
Cc2
CT1
Cc3
icc3
(↑)
Cf3
ΔV3
E
P
CD
N
ドライバ
2
1

[Drawing 6]



[Translation done.]

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-153782
(43)Date of publication of application : 18.06.1993

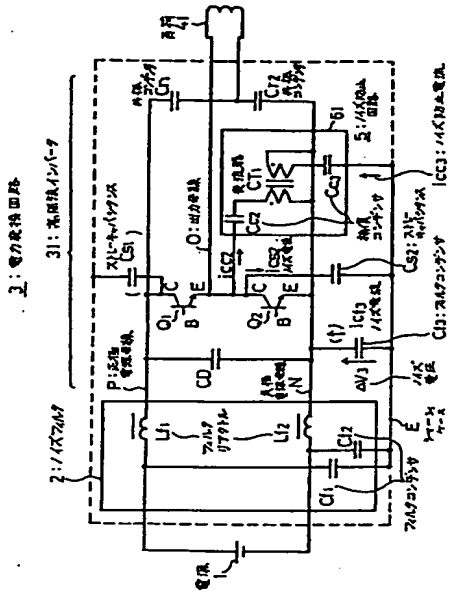
(51)Int.Cl. H02M 7/48
H02M 3/28

(21)Application number : 03-309501
(22)Date of filing : 26.11.1991

(71)Applicant : FUJI ELECTRIC CO LTD
(72)Inventor : NOMURA TOSHIHIRO

(54) NOISE PREVENTIVE DEVICE

(57)Abstract:
PURPOSE: To reduce a noise voltage to an allowable value or less even if a small noise filter is used by adding a noise preventive circuit for canceling a noise current flowing to a parasitic capacitance between a power converter circuit and a metal case.
CONSTITUTION: In a noise preventive circuit 5, a compensating capacitor CC2 and a primary winding of a current transformer CT1 are connected in series between an output bus O and a power supply bus N, a current iCC2 responsive to a variation in an output voltage flows, and a noise preventing current iCC3 flows to a secondary side of the transformer CT1 through a compensating capacitor CC3 in a direction from a metal case E to the bus N. Here, the capacities of the capacitors CC2, CC3 and a current ratio of the transformer CT1 are suitably selected. A noise current iCS2 and the current iCC3 are substantially equalized to reduce a noise current cf3 flowing to a filter capacitor Cf3, thereby decreasing a noise voltage ΔV3. A noise filter 2 can be reduced in size by adding the circuit 5.



(19)日本国特許庁(JP)　(12)公開特許公報（A）　(11)特許出願公開番号

特開平５－１５３７８２

(43)公開日　平成5年(1993)6月18日

(51)Int. Cl.[5]	識別記号	庁内整理番号	FI	技術表示箇所
H02M 7/48		M 9181－5H		
3/28		E 8726－5H		

審査請求　未請求　請求項の数４　(全１０頁)

(21)出願番号　特願平3-309501

(22)出願日　平成3年(1991)11月26日

(71)出願人　000005234
富士電機株式会社
神奈川県川崎市川崎区田辺新田1番1号

(72)発明者　野村　年弘
神奈川県川崎市川崎区田辺新田1番1号　富士電機株式会社内

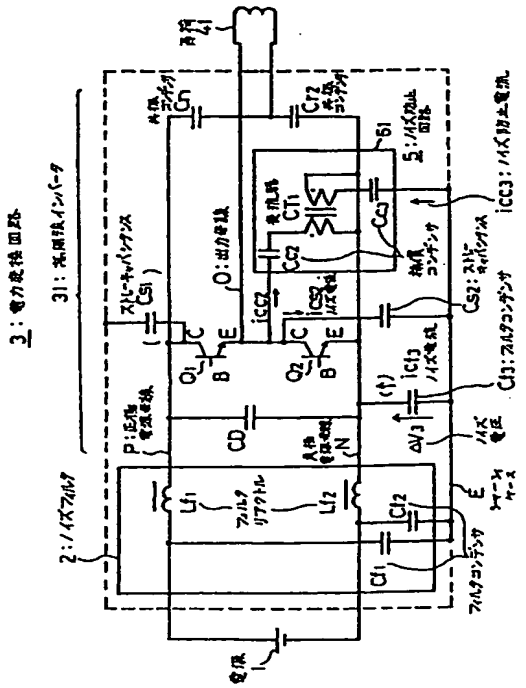
(74)代理人　弁理士　山口　巖

(54)【発明の名称】ノイズ防止装置

(57)【要約】

【目的】従来、電力変換回路３の負極電源母線Ｎ側のスイッチングトランジスタＱ２のコレクタとケースＥとの間のストレーキャパシタンスＣｓ２にノイズ電流ｉｃｓ２が流れ、ケースＥと電源母線Ｎ間にノイズ電圧ΔＶ３が発生するので、これを規定値内に納めるため、フィルタコンデンサＣｆ３のほか、大形のノイズフィルタ２を使用していたのを改善し、ノイズフィルタ２を小形化する。

【構成】補償コンデンサＣｃ２，Ｃｃ３及び変流器ＣＴ１からなるノイズ防止回路５１を付加し、ノイズ電流ｉｃｓ２とほぼ同じ大きさで逆位相のノイズ防止電流ｉｃｃ３をケースＥに流し、フィルタコンデンサＣｆ３に流れる電流ｉｃｆ３を１桁以上低減する。



1

【特許請求の範囲】

【請求項１】電力変換器を保持または収容する金属ケースと、この電力変換器内の前記ケースに対する電位が急峻に変化する部分との間のストレーキャパシタンスに生ずるノイズ電流と大きさがほぼ等しく逆位相のノイズ防止電流を電力変換回路内に別に設けたノイズ防止電流発生手段を介して発生し、前記ケースに流すようにしたことを特徴とするノイズ防止装置。

【請求項２】請求項１に記載のノイズ防止装置において、前記ノイズ防止電流発生手段は、コンデンサと、変流器とを備えたものであることを特徴とするノイズ防止装置。

【請求項３】請求項１に記載のノイズ防止装置において、前記ノイズ防止電流発生手段は、演算増巾器等の電子回路を用いてトランスレスに構成されたものであることを特徴とするノイズ防止装置。

【請求項４】請求項１ないし請求項３に記載のノイズ防止装置において、前記ノイズ防止電流発生手段は、複数個所の前記ストレーキャパシタンスに生ずる各ノイズ電流と夫々大きさがほぼ等しく逆位相のノイズ防止電流を一括重畳して前記ケースに流すものであることを特徴とするノイズ防止装置。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】この発明はトランジスタのスイッチング等を利用した電力変換器、例えばモータ可変速用トランジスタインバータ、スイッチング電源、高周波誘導・誘電加熱電源等が自身の内部で発生するノイズを低減する装置に関する。なお以下各図において同一の符号は同一もしくは相当部分を示す。

【０００２】

【従来の技術】図６は従来の電力変換回路の構成図である。以下この図６と共に、次に述べる図２（ａ）を用いて従来の技術を説明する。図６において、１は直流電源、２はノイズフィルタ、３１は電力変換回路３としての高周波インバータ、４１は負荷である。またＬｆ１，Ｌｆ２はノイズフィルタ２を構成するフィルタリアクトル、Ｃｆ１，Ｃｆ２は同じくフィルタコンデンサである。また高周波インバータ３１内において、ＣＤは電源平滑コンデンサ、Ｑ１，Ｑ２はスイッチング素子としてのトランジスタ、Ｃｒ１，Ｃｒ２は負荷４１と共振回路を構成する共振コンデンサである。

【０００３】またＥはノイズフィルタ２および電力変換回路３１もしくはその部品を取付け又は収容する金属のシャーシ又はケースで、このシャーシ，ケースは相互に電気的にも結合され前記回路２，３１に対しグランドを形成している。Ｃｓ１，Ｃｓ２は夫々このシャーシ，ケースＥと、電力変換回路３１内の特にトランジスタＱ１，Ｑ２のコレクタとの間に形成されたストレーキャパシタンス（寄生容量）である。またＣｆ３はシャーシ，

2

ケースＥと負極電源母線Ｎとの間に付設されたフィルタコンデンサである。

【０００４】次に図２は図６の要部の動作波形を従来と本発明の場合とで比較して示すものであり。図２（ａ）が従来の動作波形を示す。この図２（ａ）において、ＶＱ２はトランジスタＱ２の出力電圧、ｉｃｓ２，ｉｃｆ３は夫々ストレーキャパシタンスＣｓ２，フィルタコンデンサＣｆ３の電流としてのノイズ電流、ΔＶ３はフィルタコンデンサＣｆ３の両端電圧としてのノイズ電圧である。

【０００５】ところで例えば図６に示すような高周波インバータでは電源１の数百Ｖの直流電圧を、図２（ａ）で示す出力電圧ＶＱ２のような急峻な電位変化を含む交流の出力に変換することが行われる。この例ではトランジスタＱ１，Ｑ２が交互にオン，オフ、すなわちスイッチングすることにより交流出力を得ている。またトランジスタＱ１，Ｑ２は放熱のため冷却フィンとかシャーシ，ケースＥ等の金属構造部分に広い面積で絶縁して密に接触され、特にトランジスタＱ１，Ｑ２のコレクタ（Ｃ）部とケースＥの間には数十～数百ｐＦ（ピコファラッド）のストレーキャパシタンス（寄生容量）Ｃｓ１，Ｃｓ２ができてしまう。Ｑ１のコレクタに生ずるストレーキャパシタンスＣｓ１は正極電源母線Ｐとケースとの間に存在してあまり問題とはならない。

【０００６】それに対しストレーキャパシタンスＣｓ２は出力母線Ｏとケース間にあるため、図２（ａ）に示すような電圧ＶＱ２の急変により、大きなノイズ電流ｉｃｓ２が流れることになる。これを放置するとケースＥと電源母線Ｎ間にほぼＶＱ２の反作用に相当する電圧が発生するので、フィルタコンデンサＣｆ３を付設して、この電圧（ノイズ電圧）をΔＶ３（Ｖｃｆ３）で示されるように１桁以上低減しておく。ここでΔＶ３は次式のように表わされる。

ΔＶ３≒ＶＱ２×Ｃｓ２／Ｃｆ３

従ってフィルタコンデンサＣｆ３の値を大とすればΔＶ３は小さくできるが限界があるので、従来はフィルタコンデンサＣｆ３に加えてノイズフィルタ２で示す大きなＬＣフィルタを設けていた。

【０００７】

【発明が解決しようとする課題】前述のように電力変換回路とケースＥ間に生ずるストレーキャパシタンスＣｓ２によって電源母線とケースＥ間に生ずるノイズ電圧を打消すには、従来はフィルタコンデンサＣｆ３とかノイズフィルタ２等を用いる方法しかないので、ノイズ電圧ΔＶ３を許容値内（法的規制値又はラジオ等に実害のないレベル）に納めるため大きな部品、特にノイズフィルタ２が必要であった。そこで本発明は小さなノイズフィルタ２を用いてノイズ電圧ΔＶ３を許容値内に納め得るノイズ防止装置を提供することを課題とする。

【０００８】

【課題を解決するための手段】前記の課題を解決するために、請求項１のノイズ防止装置は、電力変換器（３など）を保持または収容する金属ケース（Ｅなど）と、この電力変換器内の前記ケースに対する電位が急峻に変化する部分（トランジスタＱ２のコレクタなど）との間のストレーキャパシタンス（Ｃｓ２など）に生ずるノイズ電流（ｉｃｓ２など）と大きさがほぼ等しく逆位相のノイズ防止電流（ｉｃｃ３など）を電力変換回路内に別に設けたノイズ防止電流発生手段を介して発生し、前記ケースに流すようにするものとし、

【０００９】請求項２のノイズ防止装置では、請求項１に記載のノイズ防止装置において、前記ノイズ防止電流発生手段は、コンデンサ（Ｃｃ２，Ｃｃ３など）と、変流器（ＣＴ１など）とを備えた（ノイズ防止回路５１，５２など）。

【００１０】請求項３のノイズ防止装置では、請求項１に記載のノイズ防止装置において、前記ノイズ防止電流発生手段は、演算増巾器（ＯＰ１，ＯＰ２など）等の電子回路を用いてトランスレスに構成される（ノイズ防止回路５４，５５など）。

【００１１】請求項４のノイズ防止装置では、請求項１ないし請求項３に記載のノイズ防止装置において、前記ノイズ防止電流発生手段は、複数個所の前記ストレーキャパシタンス（Ｃｓ２，Ｃｓ４，Ｃｓ６など）に生ずる各ノイズ電流と夫々大きさがほぼ等しく逆位相のノイズ防止電流を一括重畳して前記ケースに流す（ノイズ防止回路５３など）。

【００１２】

【作用】電力変換回路とケース，シャーシＥとの間に生ずる寄生容量Ｃｓ２等に流れるノイズ電流はＣｓ２等を除去しない限り止めようがないが、このノイズ電流がその電力変換回路の或る部分からシャーシ，ケース等の特定部分に流れ出すとすれば、そのノイズ電流と同じ電流がその電力変換回路部分にシャーシ，ケース等の前記特定部分から流れ込むようにすれば、実効的にノイズ電流を打消すことになる。そこで本発明では上記寄生容量Ｃｓ２等に流れるノイズ電流を打消す回路を付加するようにする。

【００１３】

【実施例】図１は誘導加熱用高周波トランジスタインバータ３１に本発明によるノイズ防止回路５１を適用した実施例を示し、図２（ｂ）は図１の本発明実施時（つまりノイズ防止回路５１の付加時）の要部の動作波形を示す。なお図２（ａ）は前述したように図１の本発明実施前の動作波形である。図１においては、直流電源１の正極母線Ｐと負極母線Ｎとの間にリプル電流を吸収する大きな平滑コンデンサＣＤが接続され、スイッチングトランジスタＱ１とＱ２が母線ＰからＮに直列に接続されている。トランジスタＱ１，Ｑ２の中間点が出力母線Ｏとなっていて、Ｑ１とＱ２を交互にオン，オフすること

で、図２（ａ）の上段に示すＶＱ２のような交流出力電圧を得るようになっている。出力部Ｏは負荷４１を通して共振コンデンサＣｒ１，Ｃｒ２の中点に接続されている。このコンデンサＣｒ１，Ｃｒ２はＰからに直列に接続されている。

【００１４】このように接続されて作動する高周波インバータのスイッチングトランジスタＱ２のコレクタ（ｃ）とシャーシ，ケースＥとの間に寄生コンデンサＣｓ２が有ると、図６に示した従来の場合、前述したように図２（ａ）の中段のようなノイズ電流ｉｃｓ２が↓印の方向に流れ、ケースＥと母線Ｎの間に図２（ａ）下段に示すノイズ電圧ΔＶ３が（↑）印で示すノイズ電流ｉｃｆ３とフィルタコンデンサＣｆ３の関係で発生する。このノイズ電圧ΔＶ３を所定の許容値以下に抑えるため、ノイズフィルタ２等が必要である。

【００１５】ところで本発明に基づくノイズ防止回路５（５１）は変流器ＣＴ１と、この変流器の１次巻線，２次巻線に夫々直列に接続さた補償コンデンサＣｃ２，Ｃｃ３とからなり、変流器ＣＴ１の１次側のこの直列回路はトランジスタＱ２のコレクタと電源母線Ｎとの間に接続され、同じく変流器ＣＴ１の２次側の直列回路は電源母線ＮとケースＥとの間に接続されている。このようなノイズ防止回路５１を付加すると母線ＯとＮの間に補償コンデンサＣｃ２と変流器ＣＴ１の１次巻線とが直列に接続されるため、出力電圧ＶＱ２の変化に応じた、→印で示す電流ｉｃｃ２が流れ、変流器ＣＴ１の２次側から補償コンデンサＣｃ３を通してケースＥから母線Ｎの方向に↑矢印で示すノイズ電流を打消す電流（ノイズ防止電流という）ｉｃｃ３が図２（ｂ）の上段のように流れる。

【００１６】補償コンデンサＣｃ２，Ｃｃ３の容量と変流器ＣＴ１の変流比Ｋを適正に選ぶと、↓印のノイズ電流ｉｃｓ２と↑印のノイズ防止電流ｉｃｃ３がほぼ等しくなり、図２（ｂ）の中段に示すようにフィルタコンデンサＣｆ３に流れる電流ｉｃｆ３は相殺されて１桁以上小さい値とすることができ、図２（ｂ）の下段に示すようにノイズ電圧ΔＶ３を著しく低下させることができる。

【００１７】なおコンデンサＣｃ２，Ｃｃ３の値は実用的にはおよそ下記のように決められる。即ち、

Ｃｃ２×Ｋ≒Ｃｓ２≪Ｃｃ３≒Ｃｆ３≦０．１μＦ

例えば変流比Ｋ＝２，Ｃｓ２＝２００ｐＦとすると、

Ｃｃ２＝Ｃｓ２／Ｋ＝２００ｐＦ／２＝１００ｐＦ

Ｃｃ３はＣｓ２＝２００ｐＦより十分大として２０００～１００００ｐＦとなる。そしてこのＣｃ３の値はフィルタコンデンサＣｆ３の値と略等しいものとなる。数十ＫＨｚ，数百Ｖ，数ＫＷで動作する高周波インバータではこのノイズ防止回路５１で扱う電力はノイズ成分のみの数ＶＡを処理できる小さなものでよく、極く小形軽量の部品で構成できる。

5

【００１８】またノイズフィルタ２についてもノイズ防止回路５１を付設しない場合、Ｌｆ１，Ｌｆ２のフィルタリアクトルに数十Ａの通電容量を有する数ＫＶＡ相当の大きな部品が必要で、数ｍＨのインダクタンスといえども数百グラムの重量を有する大きなものとなるが、ノイズ防止回路５１の付設によってこのノイズフィルタ２を著しく小形化することができる。

【００１９】図３は本発明の第２の実施例としての電力変換回路の構成を示し、同図は電力変換回路３としての１石式のＤＣ・ＤＣ変換器３２のスイッチングトランジスタＱ２のコレクタ（Ｃ）部のストレーキャパシタンスＣｓ２の影響をノイズ防止回路５（５２）を用いて除去する場合を示したものである。これによりノイズフィルタ２を小さくすることができる。この様に全く別の動作をする電力変換器にも本発明を同様に適用することができる。

【００２０】図４は本発明の第３の実施例としてのノイズ防止回路の構成を示す。即ち図１，図３ではノイズ防止回路５をコンデンサと変流器の受動部品で構成したものを、図４では演算増幅器等の能動部品を使用してトランスレスに構成したものである。ここで図４（ａ）のノイズ防止回路５（５４）では、演算増巾器ＯＰ１は入力電流ｉｃｃ２（→印）に比例した出力電流ｉｃｃ３（↑印）を発生する。また図４（ｂ）のノイズ防止回路５（５５）では、演算増幅器ＯＰ２は３つのコンデンサＣとｉつの抵抗Ｒを用いて簡易的な電流反転回路を構成している。図４（ａ），（ｂ）共ほぼ同様の動作が得られ、他にも種々の回路は考えられる。

【００２１】図５は本発明の第４の実施例としての電力変換回路の構成を示し、同図は電力変換回路としての三相出力のインバータ３（３３）にノイズ防止回路５（５３）を適用したものである。この場合、負極電源母線Ｎに接続されるスイッチングトランジスタはＱ２，Ｑ４，Ｑ６の３個となるため、問題の電位が急変してしかもストレーキャパシタンスが有る部分、つまり上記のトランジスタＱ２，Ｑ４，Ｑ６のコレクタは計３個所、換言すれば問題のストレーキャパシタンスはＣｓ２，Ｃｓ４，Ｃｓ６と３つ存在する。

【００２２】この場合のノイズ防止回路としては図１のようなノイズ防止回路５１をストレーキャパシタンスＣｓ２，Ｃｓ４，Ｃｓ６それぞれに計３個設けてもよいが、ここではノイズ防止回路５３を用いて３個所のストレーキャパシタンスの影響を括めて処理した例を示している。即ち図５では変流器ＣＴ１の１次巻線の上側の端子とトランジスタＱ２，Ｑ４，Ｑ６の夫々のコレクタとの間に補償コンデンサＣｃ２，Ｃｃ４，Ｃｃ６を接続して、変流器ＣＴ１の１次巻線に、この３つの補償コンデンサの電流を重畳して流し、変流器ＣＴ１の２次巻線からこの重畳電流の位相を反転したノイズ防止電流ｉｃｃ３（↑↑↑印）をケースＥに流すようにしている。これ

6

によりノイズフィルタ２を小さく、又は、無くすことができる。この様に別な動作をするスイッチングトランジスタの別々な多点のノイズ電流を括めて打消すことができる。

【００２３】

【発明の効果】半導体スイッチと金属冷却体（従ってこの冷却体を取付けたケース）との間のストレーキャパシタンスは無くすことができないが、本発明によればこのストレーキャパシタンスに流れるノイズ電流にねらいを定めて、これを打消すノイズ防止電流を流すノイズ防止回路を付加するようにしたので、小さなコンデンサとＣＴの組合せからなるノイズ防止回路によってストレーキャパシタンスの影響を打消すことができる。さらにノイズ防止回路を演算増幅器等の電子回路でトランスレスに構成することにより、さらに小形のｉｃ（半導体集積回路）とすることができる。またノイズ防止回路としては図５で述べたように複数の別な動作をするトランジスタのストレーキャパシタンスの影響を括めて処理するように構成することも可能である。これらの効果により、大きなノイズフィルタ２を省略又は能力の小さなものに置き換えることができる。

【図面の簡単な説明】

【図１】本発明の第１の実施例としての電力変換回路の構成図

【図２】図１の本発明の適用前，後の要部動作波形を比較して示す図

【図３】本発明の第２の実施例としての電力変換回路の構成図

【図４】本発明の第３の実施例としてのノイズ防止回路の構成図

【図５】本発明の第４の実施例としての電力変換回路の構成図

【図６】従来の電力変換器の構成図

【符号の説明】

１　電源
Ｐ　正極電源母線
Ｎ　負極電源母線
Ｅ　シャーシ，ケース
２　ノイズフィルタ
Ｃｆ３　フィルタコンデンサ
３（３１，３２，３３）　電力変換回路
３１　高周波インバータ
３２　ＤＣ・ＤＣ変換器
３３　３相インバータ
Ｑ１　スイッチングトランジスタ
Ｑ２　スイッチングトランジスタ
Ｑ３　スイッチングトランジスタ
Ｑ４　スイッチングトランジスタ
Ｑ５　スイッチングトランジスタ
Ｑ６　スイッチングトランジスタ

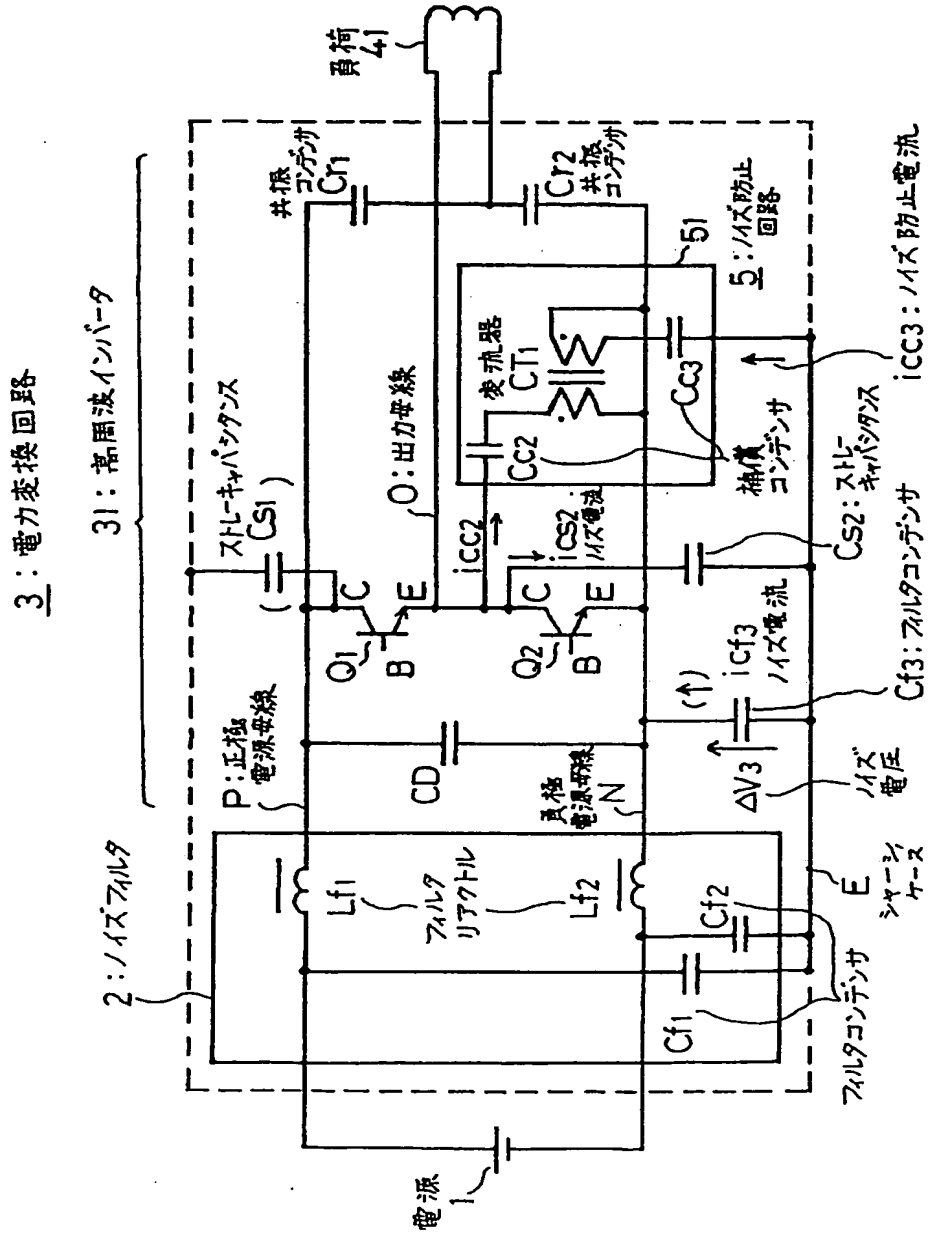
7

Ｃｓ２　ストレーキャパシタンス
Ｃｓ４　ストレーキャパシタンス
Ｃｓ６　ストレーキャパシタンス
４１　負荷
４２　負荷
４３　負荷
５（５１～５５）　ノイズ防止回路

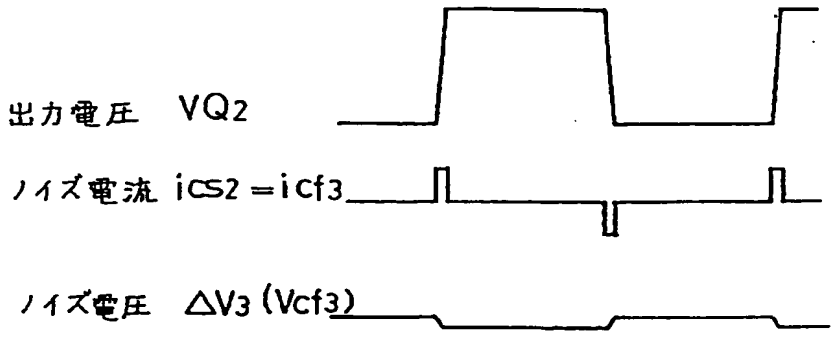
8

Ｃｃ２　補償コンデンサ
Ｃｃ３　補償コンデンサ
Ｃｃ４　補償コンデンサ
Ｃｃ６　補償コンデンサ
ＯＰ１　演算増巾器
ＯＰ２　演算増巾器

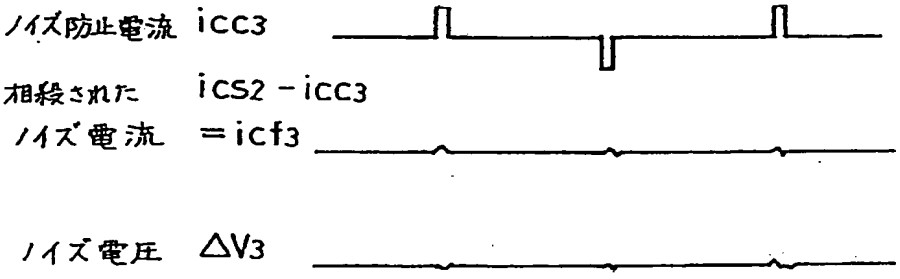
【図１】



【図２】

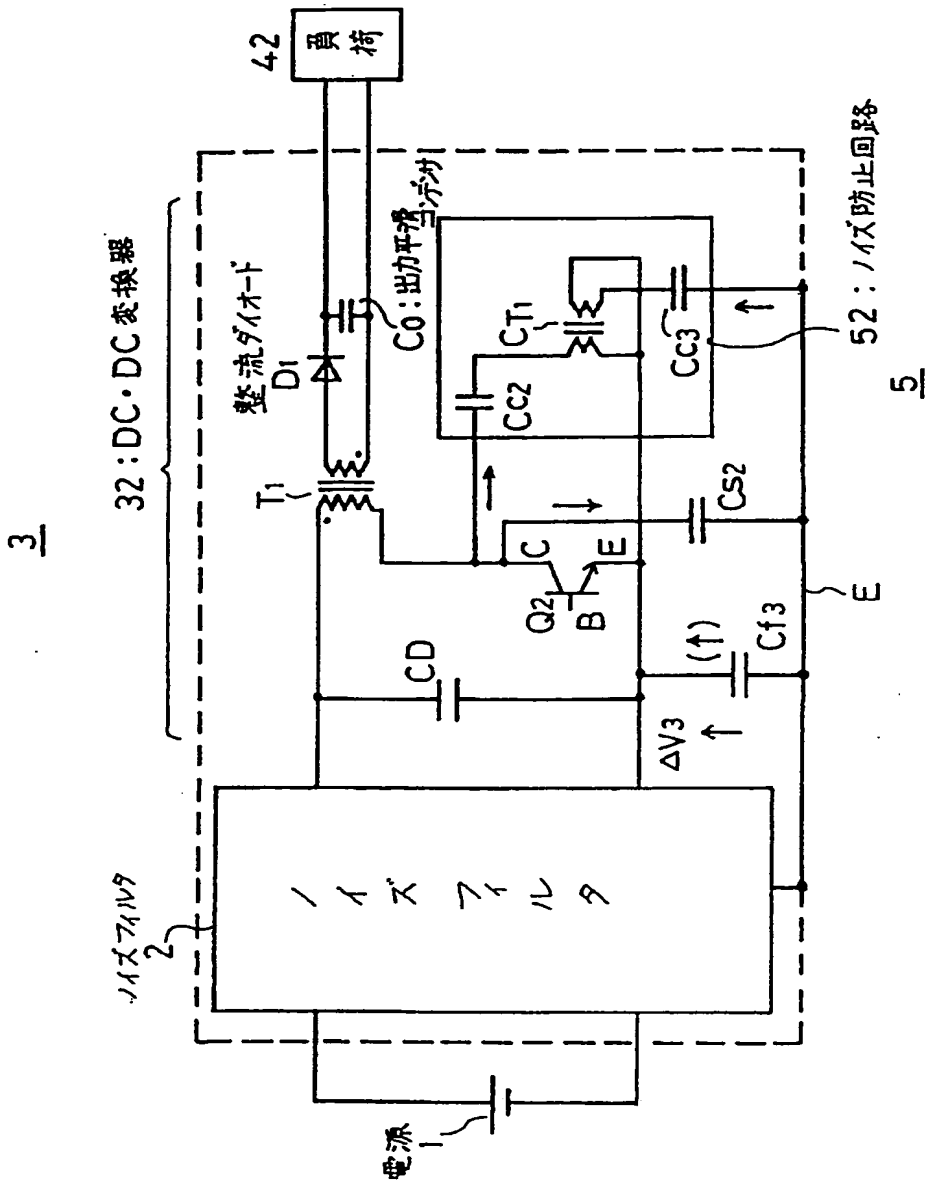


（ａ）　（従来）

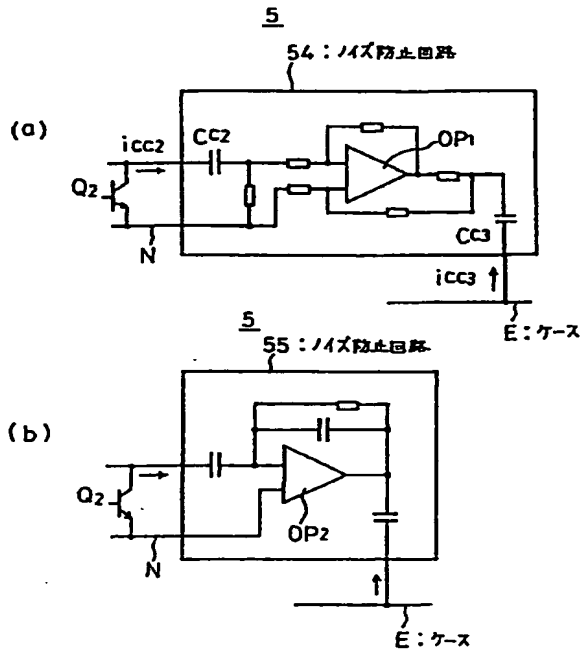


（ｂ）　（ノイズ防止回路有）

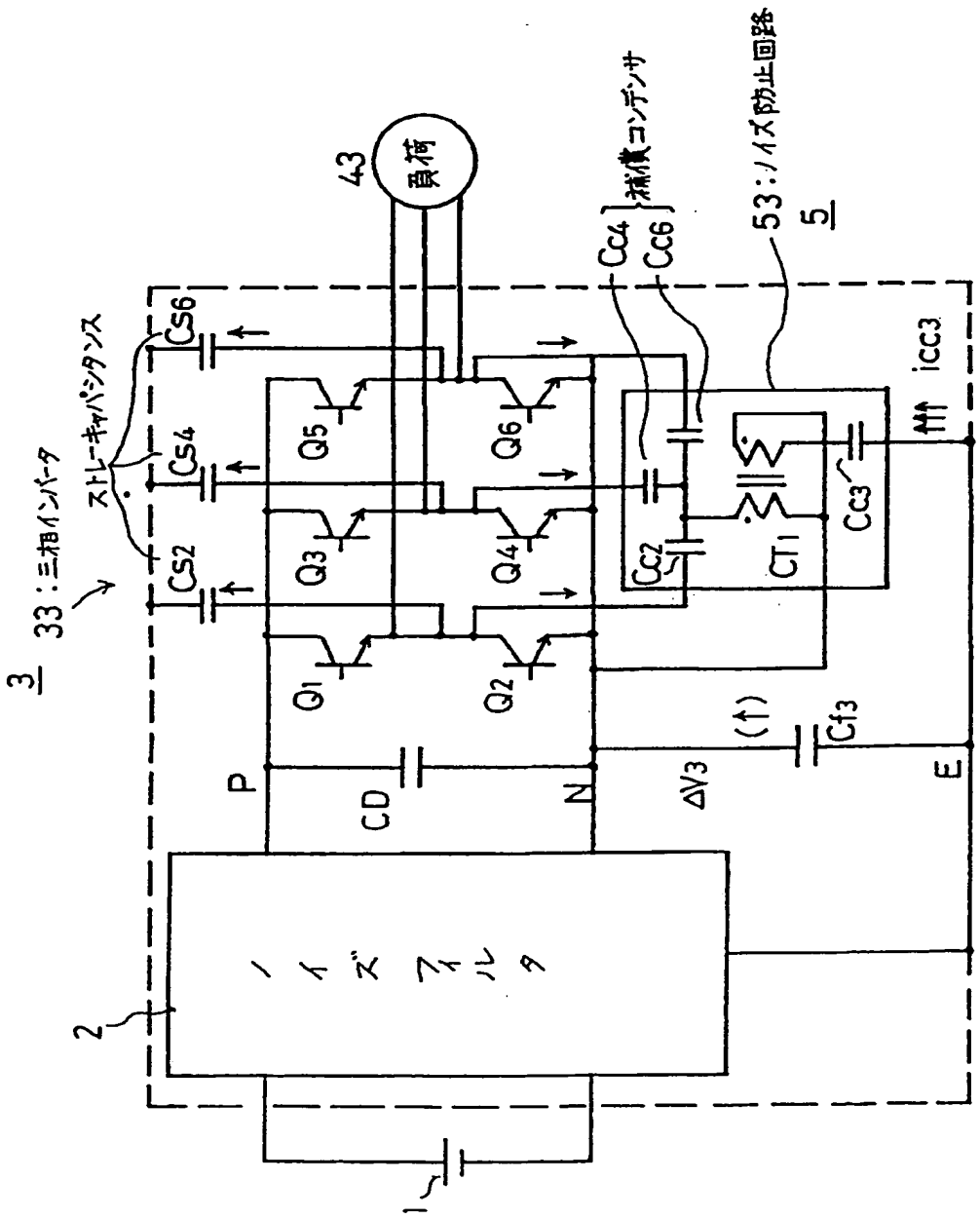
【図3】


3
32：DC・DC変換器
ノイズフィルタ
2
ノイズフィルタ
電源
1
整流ダイオード
D1
T1
C0：出力平滑コンデンサ
CT1
CC2
CC3
CS2
CD
Cf3
Q2
C
B
E
ΔV3
(↑)
(↑)
(↑)
5
52：ノイズ防止回路
42
負荷

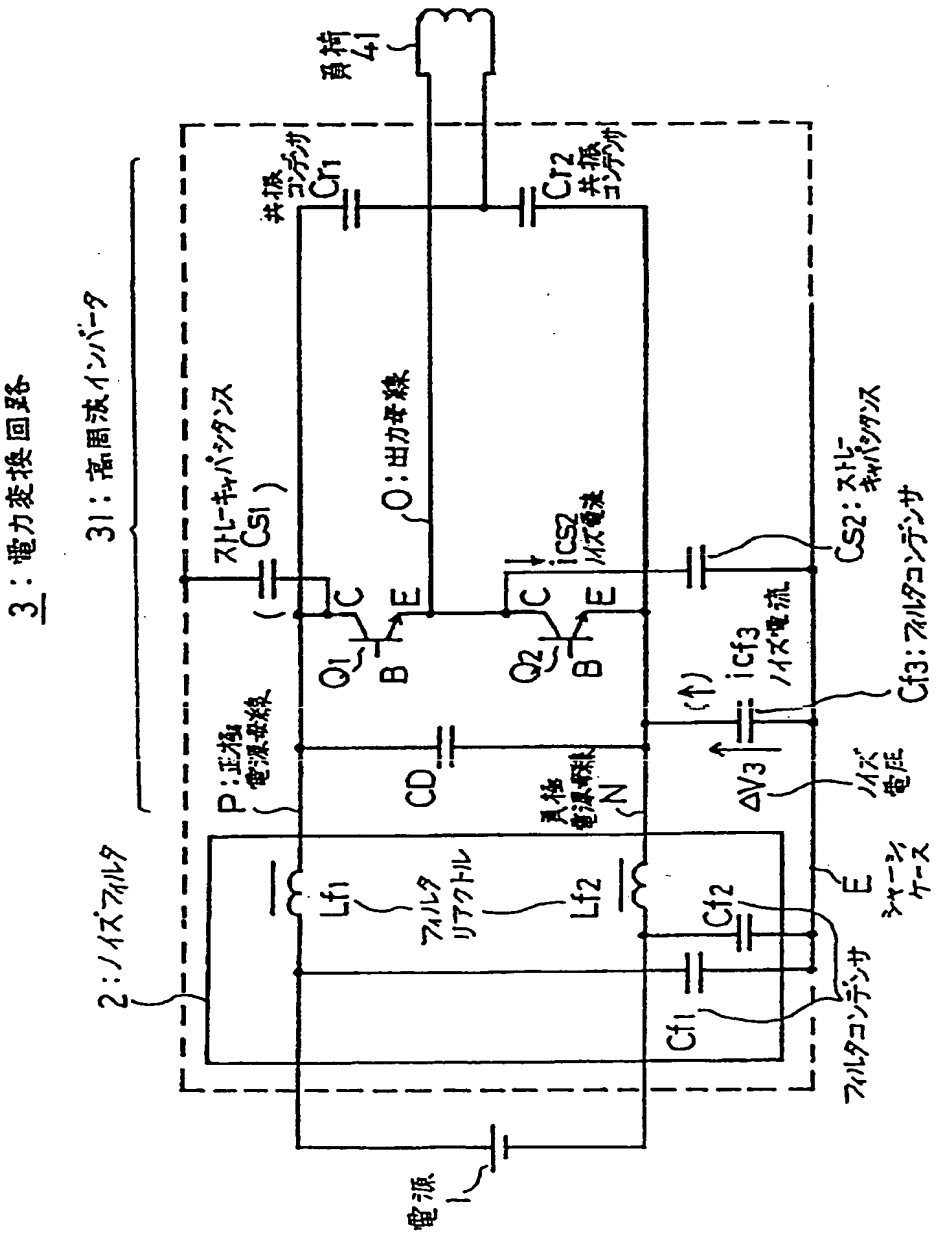
【図４】


5
54：ノイズ防止回路
(a)
icc2
Cc2
OP1
Q2
Cc3
N
icc3
E：ケース
5
55：ノイズ防止回路
(b)
Q2
OP2
N
E：ケース

【図5】


3
33：三相インバータ
ストレーキャパシタンス
Cs6
Cs4
Cs2
Q5
Q6
Q3
Q4
Q1
Q2
P
CD
N
43
負荷
Cc4
Cc6
補償コンデンサ
53：ノイズ防止回路
5
Cc2
CT1
Cc3
icc3
(↑)
Cf3
ΔV3
E
2
1

【図6】


3：電力変換回路
31：高周波インバータ
負荷 41
共振コンデンサ Cr1
Cr2 共振コンデンサ
ストレーキャパシタンス Cs1
O：出力母線
Q1
Q2
B
C
E
ics2 ノイズ電流
Cs2：ストレーキャパシタンス
icf3 ノイズ電流
Cf3：フィルタコンデンサ
P：正極電源母線
CD
負極電源母線 N
ΔV3
ノイズ電圧
2：ノイズフィルタ
Lf1
フィルタリアクトル
Lf2
Cf2
Cf1
フィルタコンデンサ
E
シャーシケース
電源 1